

有源矩阵液晶显示器的

薄膜晶体管技术

注：光电子技术在传感器领域中的应用连载（7—下）

摘要：全文描述了应用于有源矩阵液晶显示器领域的各种薄膜晶体管（TFT）技术，本期主要介绍非晶硅 TFT 和氢化微晶硅 TFT 技术，给出了它们的主要类型、工作原理、主要性能以及生产制作中的关键性技术，同时还对几种 AMLCD-TFT 驱动电路作了详细说明。

关键词：平板显示；液晶显示器；有源矩阵；薄膜晶体管 TFT；非晶硅 TFT；氢化微晶硅 TFT；驱动电路

中图分类号：TN141.9 TN321+.5 文献标识码：A 文章编号：1006-883X(2003)03-0015-08

史永基
史建军
史红军

（续上期）

三、氢化非晶硅 TFT

氢化非晶硅是掺杂氢元素的非晶硅，其电特性适于制作 TFT，以下将主要介绍三种氢化非晶硅材料制成的 TFT，包括普通氢化非晶硅（a-Si:H）TFT、高性能 a-Si:H TFT、低温 a-Si:H TFT。

1、普通氢化非晶硅（a-Si:H）TFT

a-Si:H TFT 寻址 LCD 广泛地应用于平板显示。为了改进其特性，关态漏电流的减小一直是研究人员关心的最重要的因素之一，因为只有关态漏电流充分低才能在一帧时间内保持像素电容的储存电荷，而具有激活层的 a-Si:H TFT 的场效应迁移率约为 $1\text{cm}^2/\text{Vs}$ ，栅压漂移为 $0.54\text{V}/\text{dec}$ ，开/关电流比大于 $10^{7[10]}$ ，其性能较好，非常适于平板显示。

（1）实验

图 10 是具有激活层的平面型栅极 a-Si:H TFT 结构图。首先用溅射法将金属 MoW 淀积在玻璃基片上，做成栅极花样，然后用旋涂法在样品上涂覆苯丙环丁烷（BCB）。将样品放入对流炉中，在 250°C 下的氮气中处理 1 小时，用 CF_4/O_2 等离子体腐蚀法控制 BCB 的厚度，形成 700nm 厚的薄膜。然后，在 300°C 下的 PECVD 反应室中将 SiN_x 、未掺杂 a-Si:H 和挡膜 SiN_x 三层淀积在 BCB 上。BCB、 SiN_x 、a-Si:H 和挡膜 SiN_x 的厚度分别为 50、150、5 和 150nm 。待自控挡膜形状确定后，再淀积 $\text{n}^+\text{a-Si:H}$ 层（厚 20nm ）以确保与源/漏 Ni 金属的良好欧姆接触。用射频磁控溅射法在 $\text{n}^+\text{a-Si:H}$ 层上淀积厚 100nm 的 Ni 层，然后用光刻法实现源/漏的欧姆接触。TFT 的沟道宽/长比为 $96\mu\text{m}/16\mu\text{m}$ 。

http://www.sensorworld.com.cn

(2)结果和讨论

关态漏电流 (I_{off}) 导致象素通过 TFT 电压放电 dV_p , 可用下式表示:

$$dV_p = \int I_{off} / (C_{st} + C_{lc} + C_{gs}) dt \quad (1)$$

式中, C_{st} —储存电容;

C_{lc} —LC 电容;

C_{gs} —栅极与源极之间的寄生电容;

dV_p 是图像变质的原因所在, 因此, 减少关态漏电流对于提高图像显示质量至关重要。

图 11 表示 a-Si:H TFT 的场效应迁移率和阈值电压与其厚度的关系, 随着厚度的减少, 迁移率也减小。图 12 表示 a-Si:H 膜透射率与厚度的关系。随

着 a-Si:H 厚度的增加, 透射率降低, 当 a-Si:H 的厚度为 5nm 时, 透射率约为 80%。图 13 表示 a-Si:H TFT 的传输特性。背光照明 (900cd/m^2) 时关态漏电流小于 2pA, 背光强度增加时, 关态漏电流并不增加。而且, 前光 (或正面) 照明 (6300cd/m^2) 时, 关态漏电流小于 0.3pA, 这是因为源/漏区下面 n^+ -a-Si:H(20nm)层的光吸收作用。

(3)结论

在平面型栅极 TFT 中, a-Si:H 的厚度可减小到 5nm 而又不损坏元件特性。这种 TFT 的场效应迁移率为 $1\text{cm}^2/\text{Vs}$, 阈值电压为 7.3V, 亚阈值斜率为 $0.54\text{V}/\text{dec}$, 开/关电流比为 10^7 , 背光照明 (900cd/m^2) 下的关态漏电流小于 2pA。

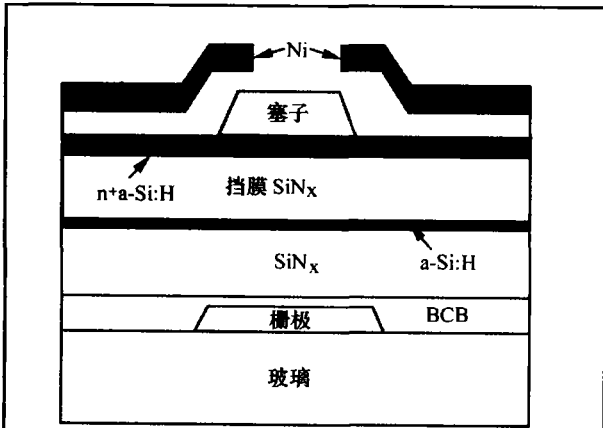


图 10 具有薄激活层平面型栅极 a-Si:H TFT 的结构

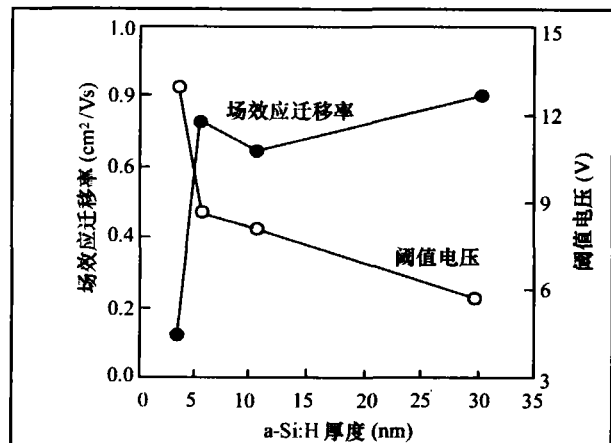


图 11 a-Si:H TFT 的场效应迁移率和阈值电压与厚度的关系

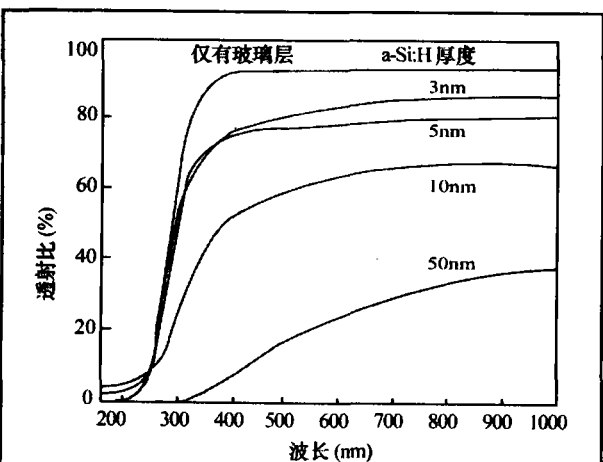


图 12 a-Si:H 膜在各种厚度时的透射率

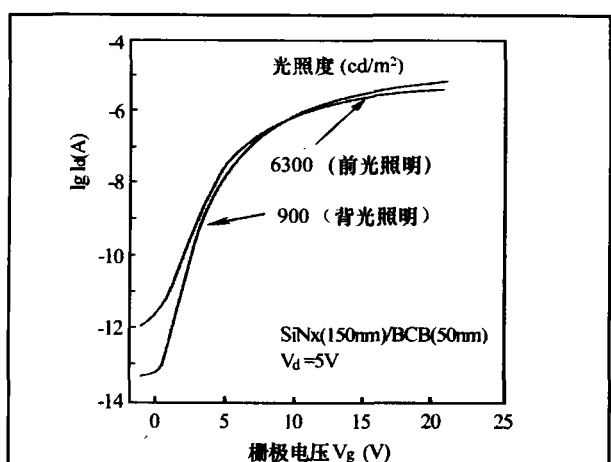


图 13 光照下具有薄 a-Si:H(5nm)的 a-Si:H TFT 的传输特性

2、高性能 a-Si:H TFT

为了提高 a-Si:H TFT 的长效应迁移率, 在 n^+ a-Si:H 与 ITO (钢锡氧化物) 之间插入一层 Ni 硅化物, 该层淀积温度低到 230°C。这种高性能 TFT 的主要参数是^[11]:

场效应迁移率: $1.48 \pm 0.1 \text{ cm}^2/\text{Vs}$;

阈电压: $5.9 \pm 0.2 \text{ V}$;

亚阈值斜率: $0.54 \pm 0.05 \text{ V/dec}$;

关态漏电流: $(3 \pm 1.0) \times 10^{-14} \text{ A}$ (漏压 $V_d = 5 \text{ V}$, 栅压 $V_g = -5 \text{ V}$);

开态电流: $(9 \pm 0.2) \times 10^{-6} \text{ A}$ ($V_d = 5 \text{ V}$, $V_g = 20 \text{ V}$);

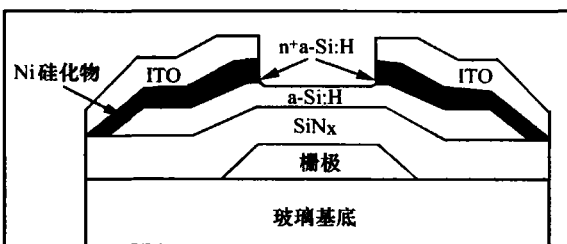


图 14 有 ITO/Ni 硅化物源/漏接触层的 a-Si:H TFT 截面图

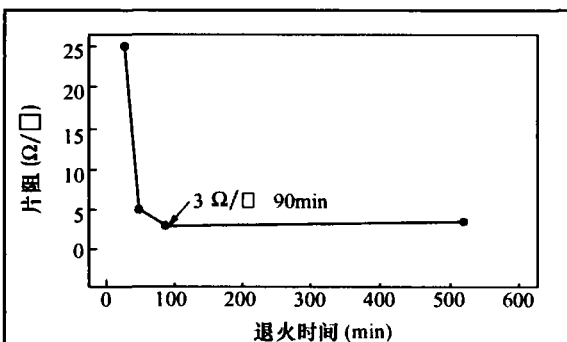


图 15 Ni 硅化物薄膜电阻与退火时间的关系

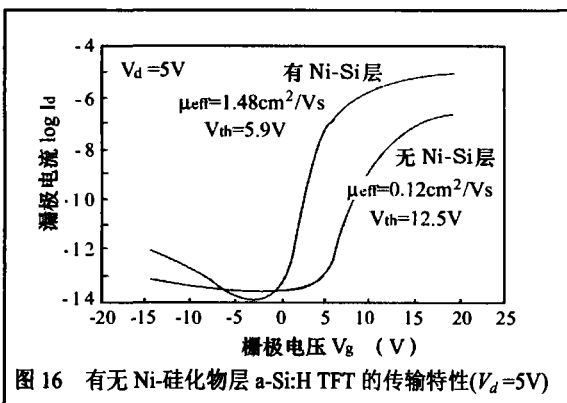


图 16 有无 Ni-硅化物层 a-Si:H TFT 的传输特性 ($V_d = 5 \text{ V}$)

开/关电流比: 10^8 ($V_d = 5 \text{ V}$)。

(1) 实验

图 14 是具有 ITO/Ni 硅化物源/漏接触层的 a-Si:H TFT 的结构图。用溅射法将 MoW 合金淀积在玻璃基片上, 然后制成栅极花样。SiNx(150nm)、a-Si:H(150nm)和 n^+ a-Si:H(35nm)依次在平室反应器中淀积在玻璃基片上。然后在 n^+ a-Si:H 上依次淀和 Ni 硅化物和 ITO, 并做成源/漏接触花样。 n^+ a-Si:H 上用射频溅射法淀积厚 2nm 的 Ni 层。在 230°C 下退火 90 分钟。TFT 的宽/长比为 $80 \mu\text{m}/12 \mu\text{m}$ 。场效应迁移率和阈电压都是在饱和区获得的。

(2) 结果和讨论

图 15 表示 Ni 硅化物薄膜电阻与退火时间的关系。Ni 硅化物层的薄膜电阻随退火时间的增加而减少, 在 230°C 下退火 90 分钟时电阻率为 $3 \Omega/\square$ 。在 250°C 时也可形成 Cr 硅化物和 Mo 硅化物层, 但它们的薄膜电阻大于 Ni 硅化物层的薄膜电阻。

图 16 表示有无 Ni-Si 层的 a-Si:H TFT ($V_d = 5 \text{ V}$) 的传输特性。在 n^+ a-Si:H 上淀积 Ni 硅化物层后, 开态漏极电流可提高 2 个数量级, 场效应迁移率由 $0.12 \pm 0.1 \text{ cm}^2/\text{Vs}$ 增加到 $1.48 \pm 0.1 \text{ cm}^2/\text{Vs}$, 阈电压由 $12.5 \pm 0.5 \text{ V}$ 减少到 $5.9 \pm 0.2 \text{ V}$, 关态漏电流为 $(3 \pm 0.1) \times 10^{-14} \text{ A}$ ($V_d = 5 \text{ V}$, $V_g = -5 \text{ V}$), 开态电流为 $(9 \pm 0.2) \times 10^{-6} \text{ A}$ ($V_d = 5 \text{ V}$, $V_g = 20 \text{ V}$), 开/关电流比为 10^8 ($V_d = 5 \text{ V}$), 亚阈值斜率为 $0.54 \pm 0.05 \text{ V/dec}$ ($V_d = 5 \text{ V}$)。 μ_{eff} 由下式表示^[12]:

$$\mu_{\text{eff}} = \frac{2LI_d}{WC_i(V_g - V_{th})^2} \quad (2)$$

式中, μ_{eff} —场效应迁移率;

I_d —漏极电流;

V_g —栅极电压;

V_{th} —阈值电压;

C_i —SiNx 单位面积的电容。

由于在 n^+ a-Si:H 和 ITO 层之间淀积 Ni 硅化物层后使接触电阻变小, 所以有 Ni 硅化物层 TFT 的 μ_{eff} 大于无 Ni 硅化物层 TFT 的 μ_{eff} 。为了确定 a-Si:H TFT 的长期稳定性, 其特性参数是把样品置于空气

中保持 100 天后测量的, μ_{eff} 和 V_{th} 的极小变化是由于 Ni 硅化物层有效地阻挡了氧扩散到 $n^+a\text{-Si:H}$ 。

3、低温 a-Si:H TFT

低温 a-Si:H TFT 是在低温(150°C)下制造的 a-Si:H TFT, 其阈电压低, 稳定性好, 具有较高的使用价值。

(1) 试验

图 17 是低温 a-Si:H TFT 的截面图。Mo 栅极是在玻璃基片上形成的。SiNx、a-Si:H 和掺 P(n^+)a-Si:H 是在 150°C 下连续淀积的。漏极和源极之间的 $n^+a\text{-Si:H}$ 层是在形成 Cr 源/漏电极后用干蚀法除去的。最后, 将元件在 150°C 下氮气中退火 1 小时, 然后用分析仪测量元件特性。

(2) 结果和讨论

图 18 表示 SiNx 淀积速率与 H_2 流速的关系, 可以看出淀积速度随氢流速的增加而减少。图 19 表示 a-Si:H TFT 的漏极电流 I_d 与栅极电压 V_d 的关系。沟道的宽/长比为 $20\mu\text{m}/6\mu\text{m}$ 。所有 SiNx 膜的击穿电压约为 7.5mV/cm 。场效应迁移率和阈电压也可由下述关系获得^[13]:

$$\mu_{eff} = \frac{2LI_d}{CW(V_d - V_{th})^2} \quad (3)$$

式中, I_d —漏极电流;

V_d —漏极电压;

V_{th} —阈电压;

W —沟道宽度;

L —沟道长度;

C —SiNx 的电容。

亚阈电压漂移 (S-因子) 定义为 $dV_g/d(\log I_d)$, 由漏极电流为 100pA 到 10pA 时传输曲线的斜率测得。三种不同样品的饱和区迁移率和 S-因子分别为 $0.75\text{cm}^2/\text{Vs}$ 和 0.5V/dec ^[14]。

四、氢化微晶硅薄膜晶体管 ($\mu\text{c-Si:H TFT}$)

1、实验

$\mu\text{c-Si:H}$ 薄膜是用 HWCVD (热丝化学蒸镀) 技术获得的, 利用热丝化学蒸镀技术^[16], 当基片温度为 150°C, 生长速度为 0.8nm/s 时, 可获得高质

量的 $\mu\text{c-Si:H}$ 。

实验装置由两个分立的超高真空室组成, 一个用于掺杂, 另一个用于本征材料, 还有一个锁气室。气体的离解是由加热到 1700°C 以上的钨丝 (直径 0.5mm) 获得的。 $\mu\text{c-Si:H}$ 膜是在不同压力和基片温度下由硅烷-氢混合物淀积获得的, 表 3 列出了淀积过程参数。 $\mu\text{c-Si:H}$ 膜的电性质是用共面电导率测量法获得的。对 $\mu\text{c-Si:H}$ 膜的微观结构用 Raman 光

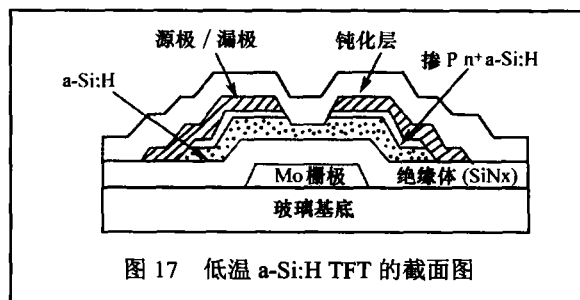


图 17 低温 a-Si:H TFT 的截面图

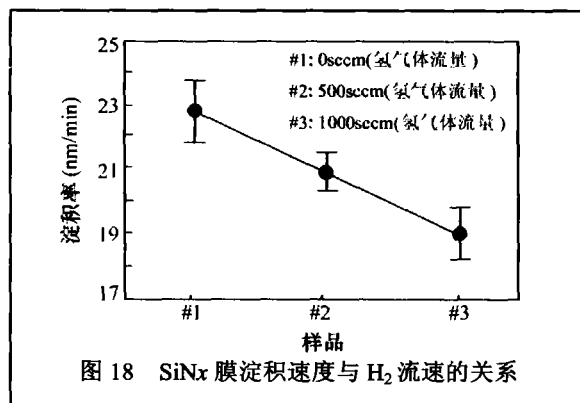


图 18 SiNx 膜淀积速度与 H_2 流速的关系

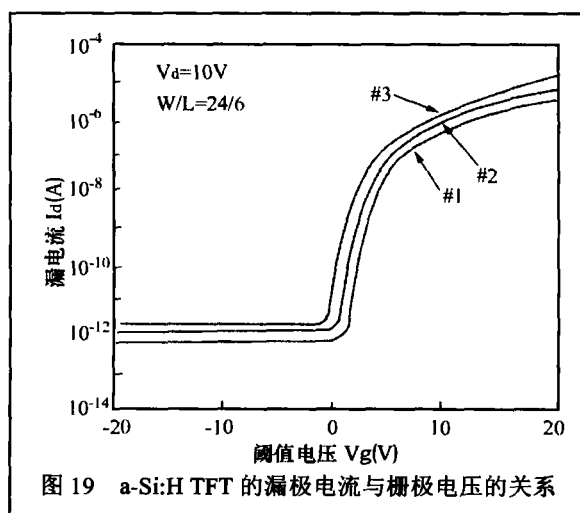


图 19 a-Si:H TFT 的漏极电流与栅极电压的关系

谱和 X 射线衍射技术作了分析研究。氢的含量是由付里叶变换红外光谱确定的。最后用光热偏转光谱测量光吸收系数^[14]。

表 3 实验淀积参数

压力 (10^{-2} mbar)	温度 ($^{\circ}$ C)	SiH_4/H_2 (sccm)	淀积率 (nm/s)
3.8 ± 0.1	150	4/76	0.8 ± 0.1
0.7 ± 0.1	280	4/76	0.2 ± 0.1

基片是电阻率为 $5\Omega/\square$ 的热氧化 n 型(100)硅片。TFT 的本征层厚 250nm, 栅绝缘层厚 250nm, 漏/源接触与本征层之间是厚 50nm 的 n^+ 层。漏极和源极的 Cr 接触层是热淀积形成的。TFT 的几何结构是沟道宽 $137\mu\text{m}$, 长 $55\mu\text{m}$ 。TFTs 的电性质是在暗

条件下用半导体参数分析仪和可编程温度控制器测量的^[15]。

2、实验结果和讨论

图 20 是 $\mu\text{c-Si:H}$ 膜的 Raman 光谱, 表明低压和高压下淀积膜的结晶度分别为 84% 和 98%。X 射线衍射测量也表明了这种差异。图 21 是在低压和高压下淀积 $\mu\text{c-Si:H}$ 膜的光热偏转吸收光谱, 玻璃基片上淀积的膜厚为 $1\mu\text{m}$ 。图 22 表示高压条件下漏-源电流输出 I_{DS} 与漏-源电压 V_{DS} 的关系。场效应迁移率 μ_{eff} 和阈值电压 V_{th} 是在 $I(V)$ 的饱和区 ($V_{DS}=V_{GS}$) 确定的, $\mu_{eff}=0.69 \pm 0.05\text{cm}^2/\text{Vs}$, 阈值电压近似为 0.3V。图 23 表示低压 TFT 在漏-源电压为 10V 时不同温度下的传输性质。栅压小于 10V 时漏极电流为 $1\mu\text{A}$ 。

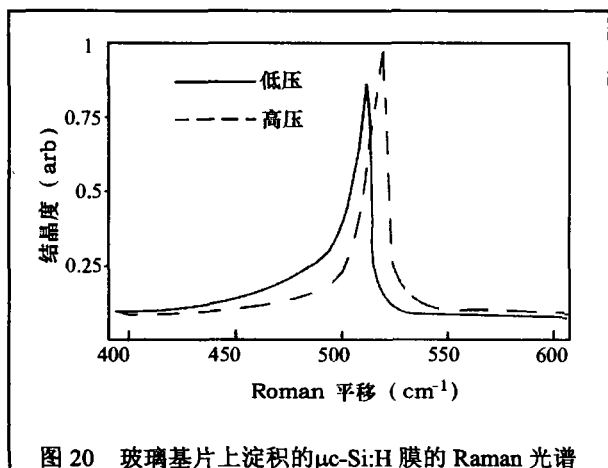


图 20 玻璃基片上淀积的 $\mu\text{c-Si:H}$ 膜的 Raman 光谱

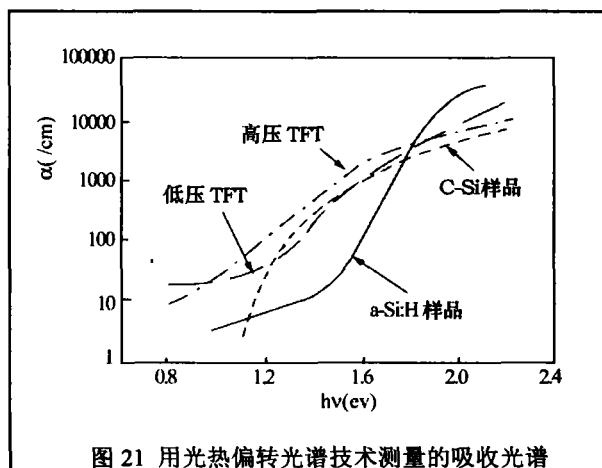


图 21 用光热偏转光谱技术测量的吸收光谱

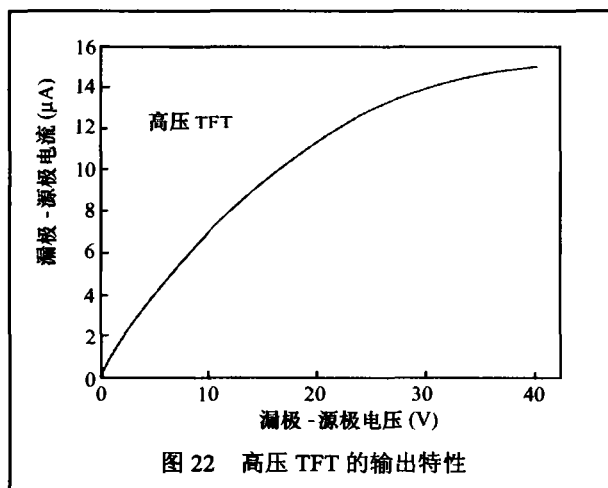


图 22 高压 TFT 的输出特性

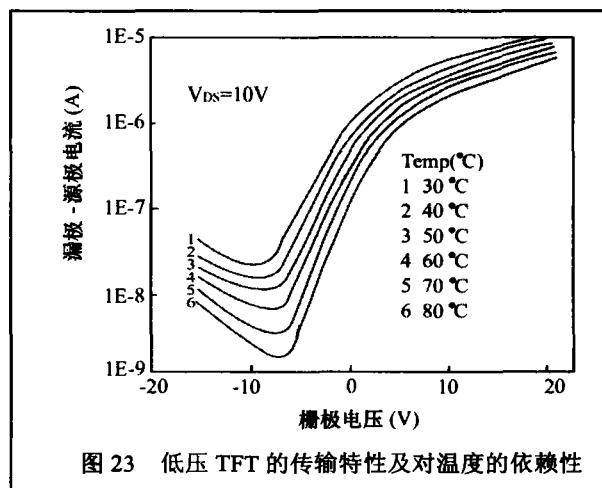


图 23 低压 TFT 的传输特性及对温度的依赖性

五、AMLCD-TFT 驱动电路

TFT 的一个重要应用领域是作为 AMLCD 的驱动电路, 其特性如何在一定程度上决定了 AMLCD 的显示质量。AMLCD 的 TFT 驱动电路包括矩阵形式的 LC 像素, 用于选择像素矩阵行的扫描电极、加到选定行像素的信号电极和开关元件 (TFT) [18]。

通常, 每个像素由 2 个开关元件控制, 如果其中一个 TFT 损坏, 由电路隔离开来, 另一个 TFT 可控制对应的像素正常运转[19]。为了比较, 下面给出几种具有不同特点的 TFT 驱动电路, 所用符号的意义分别是:

X_m —扫描线; $m=1,2,3,\dots$ —代数行数;

Y_n —信号线; $n=1,2,3,\dots$ —列数;

C_{mn} —LC 像素;

$T_{mna}, T_{mnb}, T_{mnc}$ —TFT 开关元件。

1、电路 I

图 24 表示的 TFT 开关元件 AMLCD 驱动电路, 每个像素 (例如 C_{21}) 由两个 TFT (例如 T_{21a} 和 T_{21b}) 控制, T_{21a} 和 T_{21b} 的栅极与相邻的扫描线 X_2 和 X_3 相接, 源极都连接于信号线 Y_1 , 漏极都与像素 C_{21} 的一端相连接, C_{21} 的另一端接地。如果像素矩阵的行为 M , 扫描线为 $M+1$, 选通脉冲 $P_1, P_2, P_3, \dots, P_M$ 加于扫描线 $X_1, X_2, X_3, \dots, X_{M+1}$ 。在一帧周期 T 内, P_1 加于 X_1 和 X_2 , P_2 加于 X_3 , P_3 加于 $X_4, \dots, P_M$ 加于 X_{M+1} 。因此, 每个选通脉冲的脉冲宽度为 T/M 。当选通脉冲 P_1 加于扫描线 X_2 时, T_{21a} 开, 所以信号线 Y_1 的电压 V_{11} 加于像素 C_{21} 。下一个选通脉冲 P_2 加于扫描线 X_3 时, T_{21b} 开, 信号线 Y_1 上的信号电压 V_{21} 加于像素 C_{21} 。像素 C_{21} 将电压 V_{21} 一直保持到下一帧内扫描线 X_1 被选择。

如果发现 T_{21b} 栅极与源极短路, 其栅极与扫描线 X_3 间的电连接被切断, 这时像素 C_{21} 可将信号电压 V_{11} 保持到下一帧内扫描线 X_2 被选择, 经由 T_{21a} 加于像素 C_{11} 。因为相邻像素紧密相关联, 所以像素 $C_{21}, C_{22}, \dots$ 不能引起线缺陷, 像素 C_{21} 也不能引起点缺陷 [20]。

如果 T_{21a} 因故障与电路隔离开, 表现上像素 C_{21} 在 T_{21b} 的控制下仍能正常运转, 信号电压为 V_{21} 。

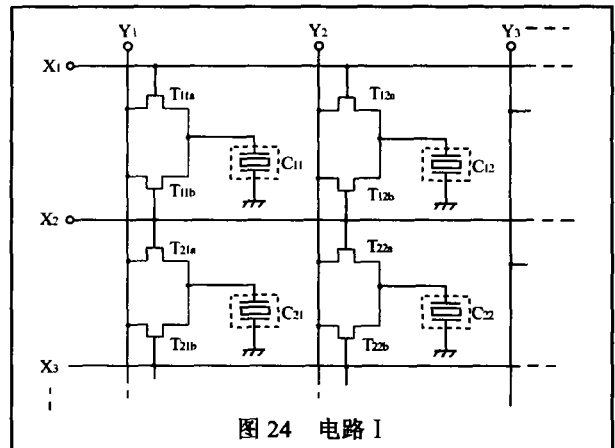


图 24 电路 I

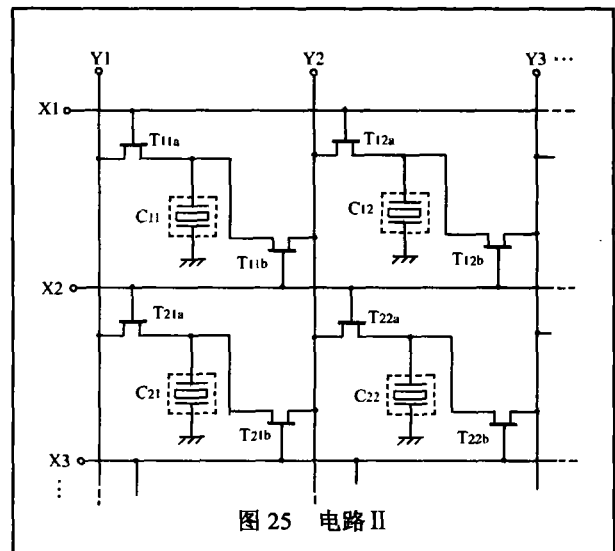


图 25 电路 II

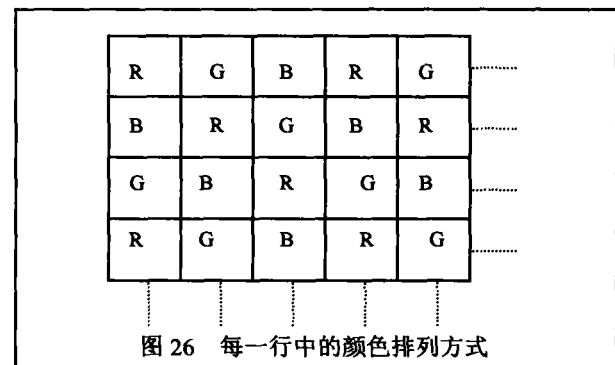


图 26 每一行中的颜色排列方式

2、电路 II

图 25 所示电路与电路 I 的差异在于: 控制每个像素 (如 C_{21}) 的 TFT (如 T_{21b}) 的源极与相邻信号线 (如 Y_1 和 Y_2) 相连接, 驱动像素 C_{21} 的有效信号电压是当扫描线 X_3 被选通脉冲选择时信号

线 Y_2 上的信号电压。电路 II 的优点是可进行彩色显示。在矩阵寻址彩色 LC 显示中, 三原色像素 (R、G、B) 的排列方式如图 26 所示。如果 T_{22b} 因故障与电路隔离开, 像素 C_{11} 的信号电压经由 T_{22a} 也加到像素 C_{22} 上。因为像素 C_{11} 和 C_{22} 的颜色是相同的 (见图 26), 所以不会觉察到点缺陷。如果 T_{22a} 因故障而与电路隔离开, 像素 C_{22} 在 T_{22b} 的控制下可正常运转。

3、电路 III

图 27 是 AMLCD 第三种驱动电路, 用于彩色显示器, 颜色排列方式如图 28 所示。在图 27 中, 控制第 1 行中像素 C_{12} 的 T_{12a} 和 T_{12b} 的源极在像素 C_{12} 的左边与信号线 Y_2 相连接, 控制第二行像素 C_{22} 的 T_{22a} 和 T_{22b} 的源极与像素 C_{22} 右边的信号线 Y_3 相连接, 其余的连接方式与电路 I 相同。选通脉冲加于扫描线的方式也与电路 I 相同。如果 T_{22b} 因故障而与电路隔离开, 像素 C_{22} 保持像素 C_{13} 的信号电压, 该电压是当选通脉冲 P_1 加到扫描线 X_2 时经由 T_{22a} 由信号线 Y_3 加上去的。因为像素 C_{22} 和 C_{13} 的颜色排列方式相同 (见图 28), 所以像素 C_{22} 和 C_{13} 信号电压相同, 不会出现点缺陷, 可正常运转。

4、电路 IV

图 29 是 AMLCD 驱动电路的第四种结构形式。在图 29 中, 例如 T_{11c} 、 T_{21c} 、 T_{31c} ……它们的栅极与扫描线 X_1 、 X_2 、 X_3 ……相连接, 两个相邻 TFT 的结点与一个像素相连接, 并经由另一个 TFT 与信号线相连接, 例如, T_{21c} 、 T_{31c} 和 T_{41c} 的栅极与扫描线 X_2 、 X_3 和 X_4 相串联, T_{21c} 和 T_{31c} 的结点与像素 C_{21} 相连接, 并与 T_{21a} 的漏极相连接, 而 T_{21a} 的栅极与扫描线 X_3 相连接, 源极与信号线 Y_1 相连接。 T_{31c} 和 T_{41c} 的结点与像素 C_{31} 相连接, 并与 T_{31a} 的漏极相连接, T_{31a} 的栅极与扫描线 X_4 相连接, 源极与信号线 Y_1 相连接。如图 30 所示的选通脉冲加到扫描线的方式与电路 I 相同。

如果 T_{31a} 因故障而与电路隔离开, 像素 C_{31} 将电压 V_{21} 保持周期 T 直到扫描线 X_3 被下一帧选择。因为像素 C_{31} 的工作方式与相邻像素 C_{21} 相同, 所以不会引起像素缺陷。

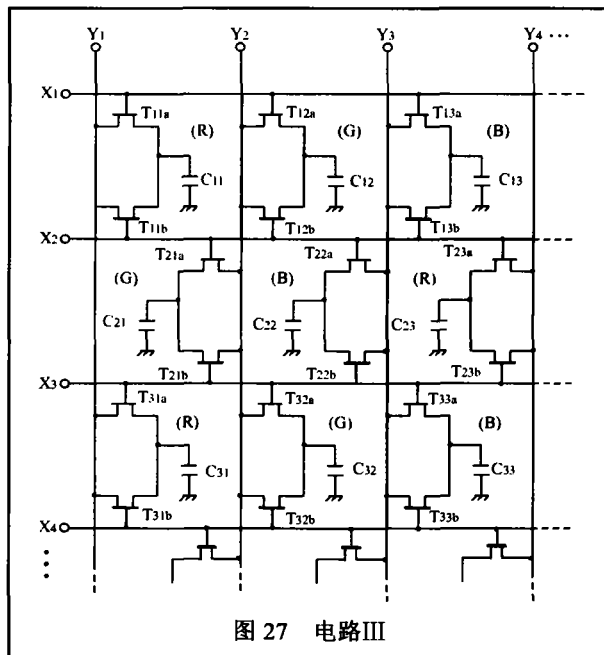


图 27 电路 III

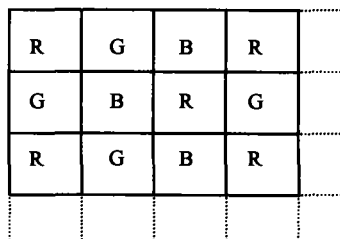


图 28 彩色像素排列方式

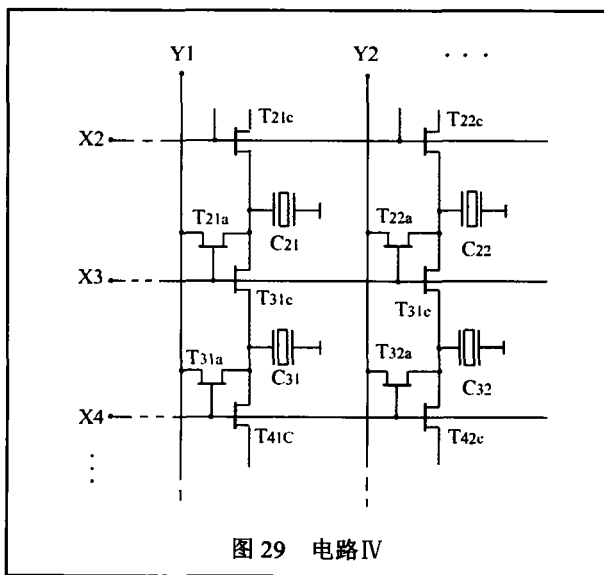


图 29 电路 IV

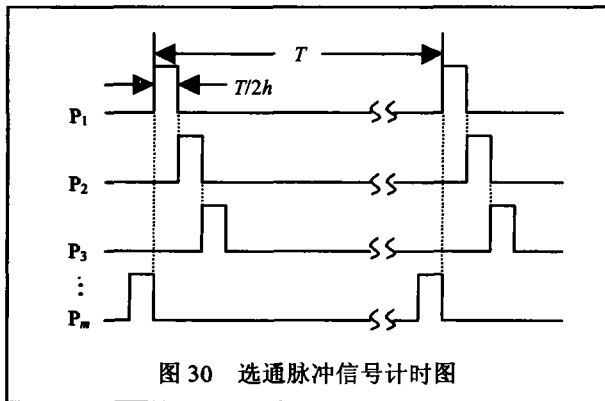


图 30 选通脉冲信号计时图

图 30 所示为选通脉冲的计时图。选通脉冲 P_1 、 P_2 、 P_3 ……分别加到扫描线 X_1 、 X_2 、 X_3 ……， T 和 M 分别表示帧周期和扫描线数。当扫描线数 X_1 被 P_1 选通时，连接于 X_1 的 TFT、 T_{11} 、 T_{12} ……导通，信号线 Y_1 、 Y_2 ……上的信号电压分别加到像素 C_{11} 、 C_{12} ……，这些像素分别与 TFT T_{11} 、 T_{12} ……相连接。当 P_1 消失时，与 X_1 相连接的 TFT T_{11} 、 T_{12} ……截止，加到像素 C_{11} 、 C_{12} ……上的信号电压一直保持到 X_1 被下一个选通脉冲选通。因此，信号线上的信号电压经由 TFT 开关元件精确地加到像素上，可实现高对比度显示。

六、结论

AMLCD 的关键技术是 TFT 技术。TFT 的主要工艺流程是薄膜蒸镀、掺杂、退火、电极刻蚀、腐蚀、欧姆接触和钝化等。TFT 的基本参数是有效场效应迁移率 μ_{eff} 、跨导 g_m 、关态漏电流/阈电压、开/关电流比等。

其中 TFT 的蒸镀技术包括 PECVD、LPCVD、APCVD、HWCVD 和 HPCVD 等；退火技术包括炉退火和激光退火；刻蚀和腐蚀技术包括等离子体腐蚀、湿蚀和活性离子刻蚀。TFT 的基片包括玻璃基片、塑料基片和不锈钢基片等。由 TFT 开关元件和 LC 像素元件组成的 AMLCD 驱动电路，不论电路结构如何，必须能快速可靠的寻址，不出现线缺陷和点缺陷，能进行彩色显示。本文给出的各种电路都能满足上述要求。为了实现 AMLCD 的微型化，必须实现 TFT 的微型结构。

参考文献：

- [10]. Lu J. P. et al. Thin Film transistor technologies IV, Electrochemical Soc. Proc, 1998, PV98-22:180.
- [11]. Martin s et al. Active matrix liquid crystal display'97, 1997, p211.
- [12]. Choi J. H. et al. Active matrix liquid crystal display'97, 1997, p215.
- [13]. Pemttic D. J. et al, Asia Display'95, 1995, p721.
- [14]. Lim B. C. et al, Active matrix liquid crystal display'98, 1998, p173.
- [15]. Suguki K. in. Kanicki J. (ed), Amorphon, and microcrystalline semiconductor devices, Artech House, Norwood, MA, 1891, p77.
- [16]. Muller R. S and Kamins T. I. Device Electronics for Integrated circuits, 2nd ed., Wiley, New York, 1986, p427.
- [17]. Takechi K. et al. Active Matrix liquid crystal display'98, 1998, p61
- [18]. Burns S. et al, in Kuo Y(ed), J. Electrochem Soc., Thin Film Transistor Technologies second symposium proceedings, 1994, 94-35:370.
- [19]. Constant A. et al. in Kuo Y(ed). J. Electrochem Soc, Thin Film Transistor Technologies second symposium proceedings, 1994; 94-35:392.

The TFT Technology for AMLCD(2)

Abstract: A variety of the TFT techniques for AMLCD are described in these serial paper. The a-Si:H TFT technology, the μ C-Si:H TFT technology and AMLCD-TFT driving circuits are described in this part. The main types, working principles, performances and key techniques in manufacture are presents in detail

Keywords: Flat panel display ; LCD ; TFT technology; a-Si:H T; μ C-Si:H; Driving circuits

作者简介：

史永基：洛阳工业高等专科学校老干部科（471003）

电话：0379-4880682

史建军：武汉士官学校

史红军：洛阳中信公司自动化所

读者服务卡编号 004□