

PCB 设计经典资料(下)

Wang1jin 收集.

个人博客: <http://www.ednchina.com/blog/wang1jin/>

个人博客有不少资料,希望对大家有用也感谢大家支持...

推荐网站:www.ednchina.com

推荐网站:www.pcbbs.com

前两集中介绍了微电脑周边、模拟电路基板、宽带与高频电路基板、电源与功率电路基板,以及数字电路基板导线设计,本篇将接着说明 Video 应用电路基板导线设计。

宽带数十 MHz video 增幅电路图案的设计技巧

模拟信号尤其是类似 0~数十 MHz video 信号宽带电路时,电路图上详细标示信号的流动路径与组件位置非常重要。图 56 是电流复归型 video 用 OP 增幅器 HA-5020 构成的影像增幅电路(video amplifier)。传统电压复归型 OP 增幅电路, gain 一旦变大时频宽会降低,相较之下电流复归型 OP 增幅电路,由于理论上频宽取决于复归阻抗值决,因此不受 gain 的影响可以获得较大频宽。如图 56 所示从左侧输入的 video 信号,利用 (HA-5020)构成的 OP 增幅器增幅 2 倍之后输出至右侧。

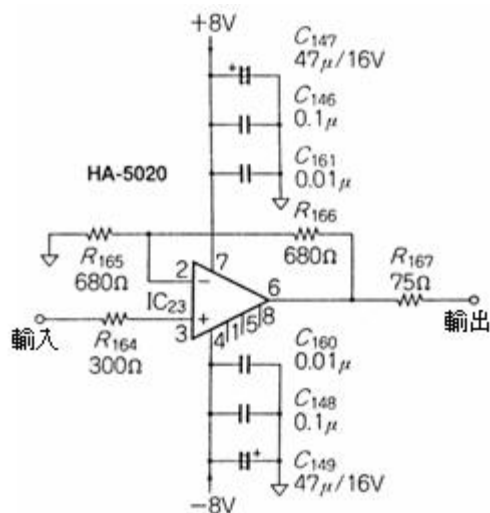


圖 56 頻寬數十MHz的影像增幅電路

图 57 是频宽数十 MHz 的影像增幅电路基板图案,频率一旦进入影像频宽范围时,电路基板的设计直接影响电路特性,尤其是最短距离的连接,同时沿着电路图的流动路径设计基板图案非常重要。根据以上观点比较图 56 与图 57 时,可以确定信号的流动路径与组件的设置,几乎与图 56 电路图完全一致

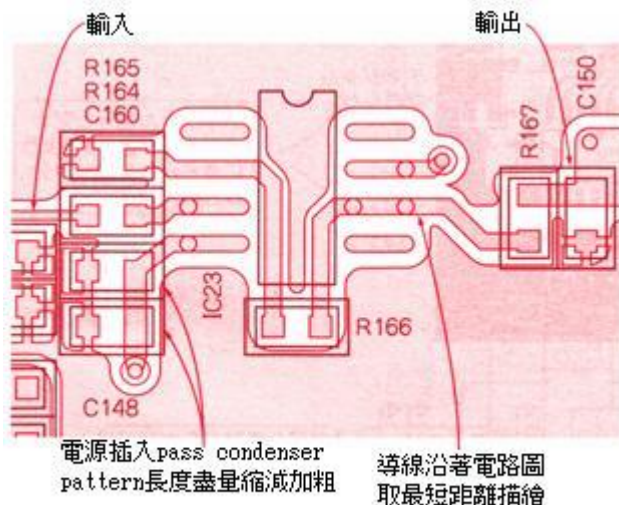


圖 57 頻寬數十MHz的影像增幅電路基板圖案

若影像增幅电路使用芯片型组件，一般比较容易获得预期的动作特性，如果使用传统导线组件，导线的电感成份可能会影响电路特性。

如图 56 所示提供 IC 的电源与接地之间插入旁通电容(bypass condenser)，此外图 56 与图 57 IC 脚架附近分别插入 $47\mu\text{F}$ 电解电容，与并联的 $0.1\mu\text{F}$ 、 $0.01\mu\text{F}$ 陶瓷电容，接着再用粗短图案连接，由于受限於组件封装空间，因此等组件封装在图 57 电路基板的背面。

如图 58(a)所示电源供给源与接地之间插入旁通电容，如果从 58(b) IC 的右侧插入，就无法发挥旁通电容的功能。

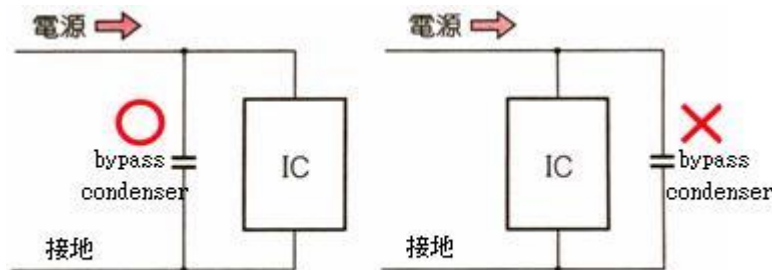


圖 58 pass condenser插入電源供應源與IC之間

D-A converter 周边模拟-数字电路的布线图案分离技巧

D-A converter 与后述的数字影像编码器(digital video encoder)，是模拟接口输出不可或缺的 LSI，由于基板上混载模拟与数字信号，因此电路板图案的设计非常重要。

此处以 SONY 开发的 8 位，40MSPS 高速 D-A converter CXD1171M 为例，介绍电路板图案设计技巧。图 59 是 CXD1171M 40MSPS 高速 D-A converter 的电路图；图 60 是使用 3 个影像用 D-A converter CXD1171M 的周边电路板图案。

设计模拟与数字电路混载的基板图案时，必需注意两电路的隔离(isolation)，如果隔离不完全会发生 crosstalk，以及数字电路的噪讯(noise)重迭至模拟电路等现象，因此设计阶段必需考虑组件与布线数量，最后才能决定模拟与数字电路 block 的大小与位置(图 61)，组件则分别封装在各 block 内，接着进行图案布线 Layout。

设计上避免模拟信号图案贴近数字信号图案或是两信号图案平行并排，如果基板结构两信号图案有邻近之虞时，图案之间必需插入接地图案(ground pattern)，藉此分隔两信号(图 62)。

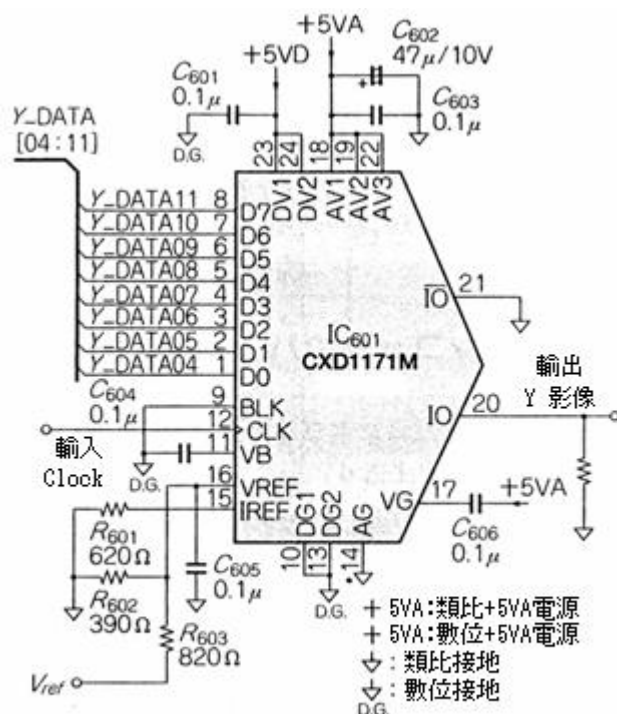


圖 59 40MSPS高速D-A converter電路

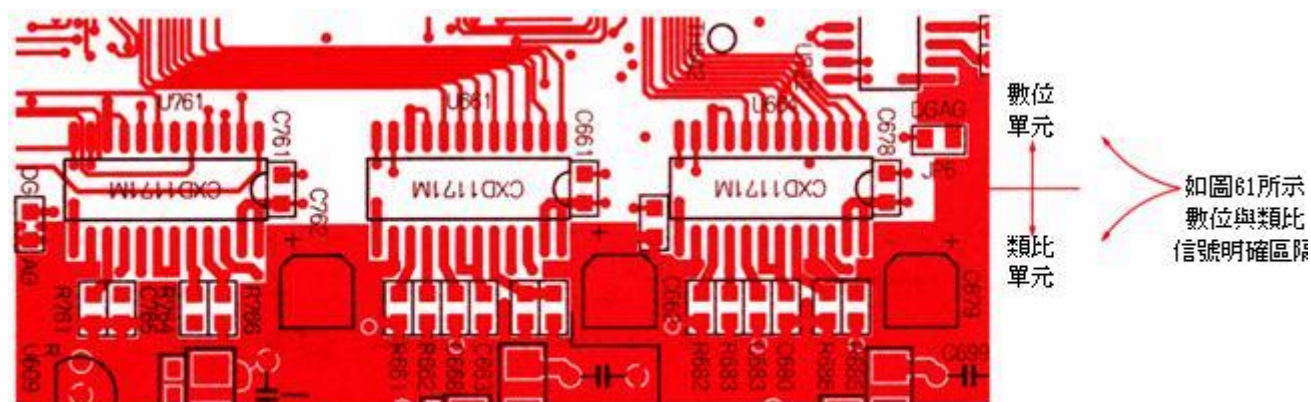


圖 60 影像用D-A converter周邊電路的基板圖案

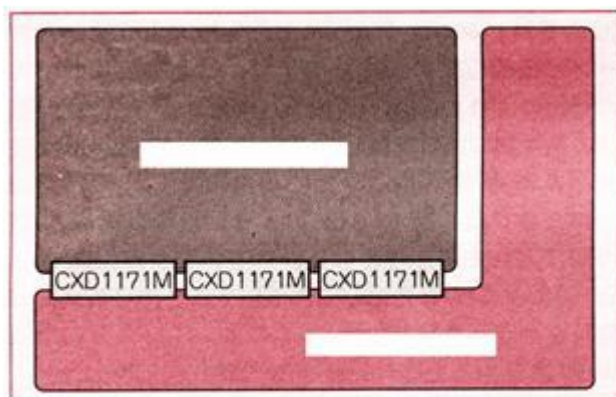


圖 61 數位電路單元與類比單元的Layout例

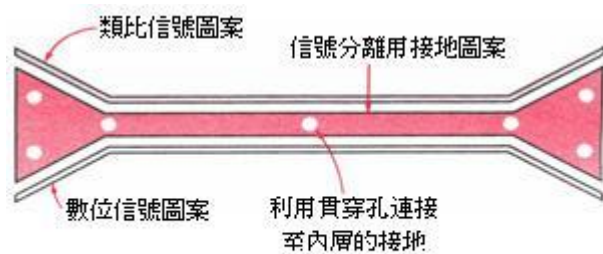


圖 62 數位信號與類比信號分離圖案

以上介绍单面电路板布线图案设计技巧；双面电路板的情况必需检查数字电路图案是否与模拟电路图案交叉、重迭，图案层间尽量插入接地层，同时还需使用具备遮蔽(shield)效果的 4 层以上多层电路板；模拟电源与数字电源由基板上相同电源提供时，尽量由低阻抗电源连接单元提供。

可确保模拟信号精度的数字影像编码器电路板图案

图 63 是数字影像编码器 ADV7194 与周边的电路图；图 64 是数字影像编码器与周边电路板图案。数字影像编码器主要功能是将数字影像数据转换成组合(composite)信号与 Y/C 等模拟影像信号。

图 63 电路图上的 ADV7194 会针对 27MHz 高速频率(clock)，输入数字信号进行数字编码器，接着再从高精度 10 位 D-A converter 输出模拟影像信号。一般影像编码器等 D-A 转换电路或是 A-D 转换电路，为降低噪音通常会将模拟与数字的接地分开，此时基于两接地的电位能变成一致等考虑，尽量靠近 IC 附近作单点连接。不过本电路并未作单点连接，而是利用 Ferrite beads 防止数字接地的噪音流入模拟接地。

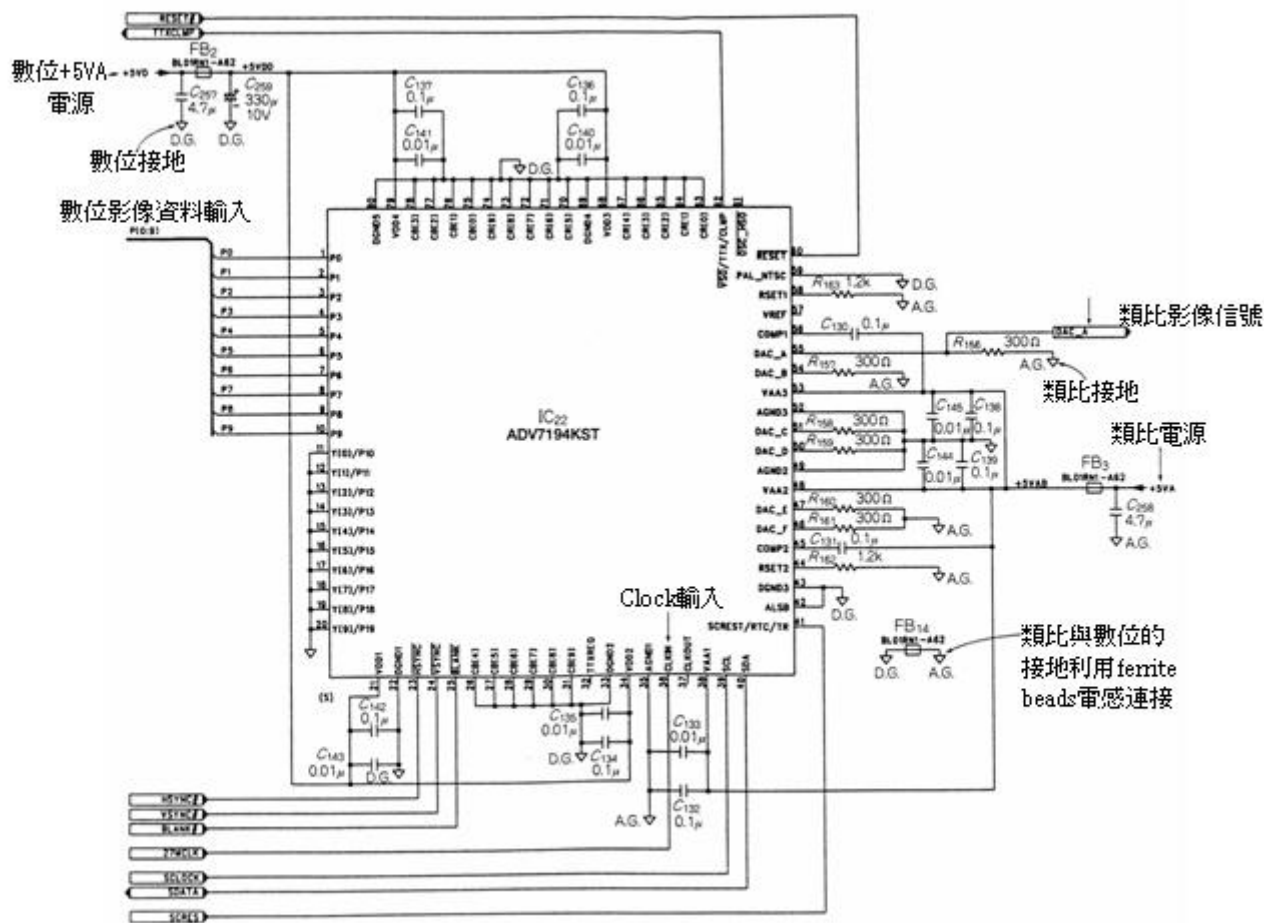


圖63 數位影像編碼器與周邊電路

如图 64 所示 ADV7194 左侧的 44~58 pin 变成模拟信号，其它三边的脚架则变成数字信号，此处必需注意两信号的导线图案不可平行或是交叉，此外模拟信号系需作 full ground，因此 ADV7194 左侧与内层为 full ground 结构。

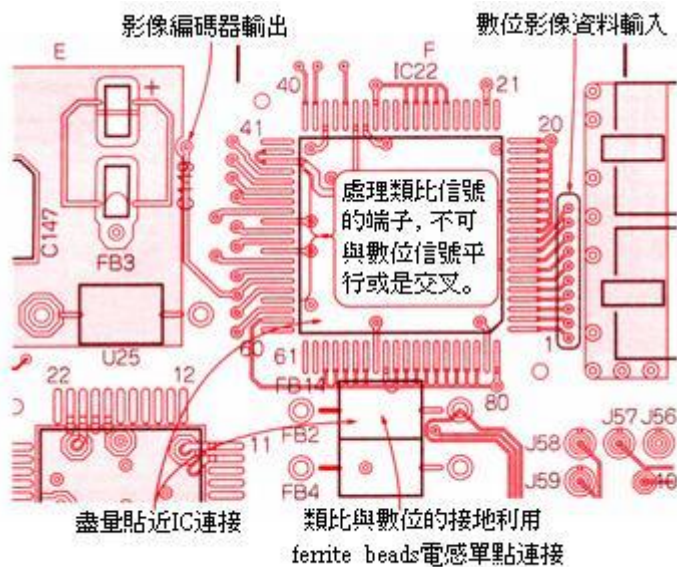


圖64 數位影像編碼器與周邊電路基板圖案

随着频率高频化接地的阻抗也大幅增加，数字电路的信号越高速噪讯量也越多，模拟信号微小变化可能会因为噪讯的渗入无法获得预期的精度，为了使类似 ADV7194 高速、高精度 IC

发挥功能，因此必需降低基板图案的接地阻抗并抗抑制噪讯。

降低基板图案的接地阻抗可以采用 full ground 设计，双面电路基板の場合，组件尽量作单面封装，背面作 full ground 设计；高密度封装却无法作 full ground 设计时，组件可以封装在宽度较大的图案上(图 65)，虽然这种方法可以有效降低阻抗，不过反面缺点是噪讯处理相当棘手。

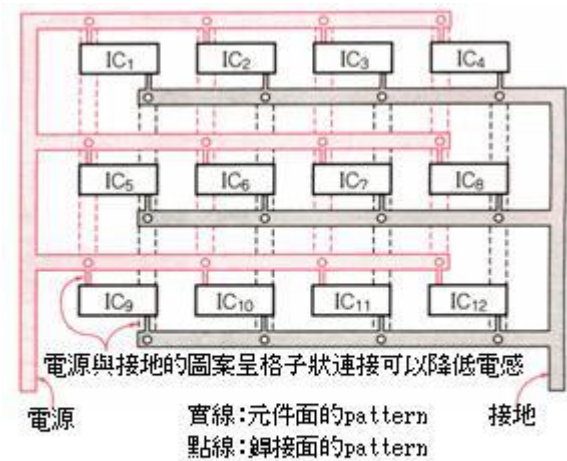


圖 65 利用雙面高封裝密度基板提供複數IC電源與接地的導線Layout

成本允许的范围下建议改用多层电路基板，因为内层基板具有电源层、接地层结构，所以多层电路基板可以降低电源与接地的阻抗；基板表层无法布线、内层基板有布线图案设计，或是利用复数的电源电压细分电源层时必需增加基板层数，类似图 64 的场合建议使用 6 层电路基板。各数字 IC 的频率端子为了减轻反射波的影响，一般会使用图 66 的笔直性图案连接，组件的封装设计则需考虑频率信号图案的 Layout 方便性。

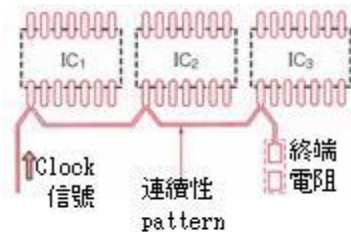


圖 66 Clock信號佈線

可精确传输 25~165Mp/s 差动接口的电路基板图案

99 年 DDWG(Digital Display Working Group)正式公布的 DVI(Digital Visual Interface)规范，DVI 主要应用在 PC 与显示器之间的影像传输，尔后随着 HDMI(High Definition Multimedia Interface)规格化之后，DVI 立即被 HDMI 取代，成为消费性电子产品数字接口主流，不论事 DVI 或是 HDMI 内部都设有保护 digital contents 的 HDCP(High-bandwidth Digital Content Protection)。DVI 的影像传输使用 Silicon Image 公司开发的 TMDS(Transition Minimized Differential Signaling)ring 技术，TMDS 可分为 single ring 与 dual ring 两种。

一个画素数据 24 位(R、G、B 各 8 位)，加上 2 位同步信号与 4 位控制数据，变成 30 位再经过编码处理后，转换成三频(channel)10 位 serial 数字信号，三频信号依照画素频率(pixel clock)以 4 对(pair)差动信号传输时称为 single ring(图 67)。

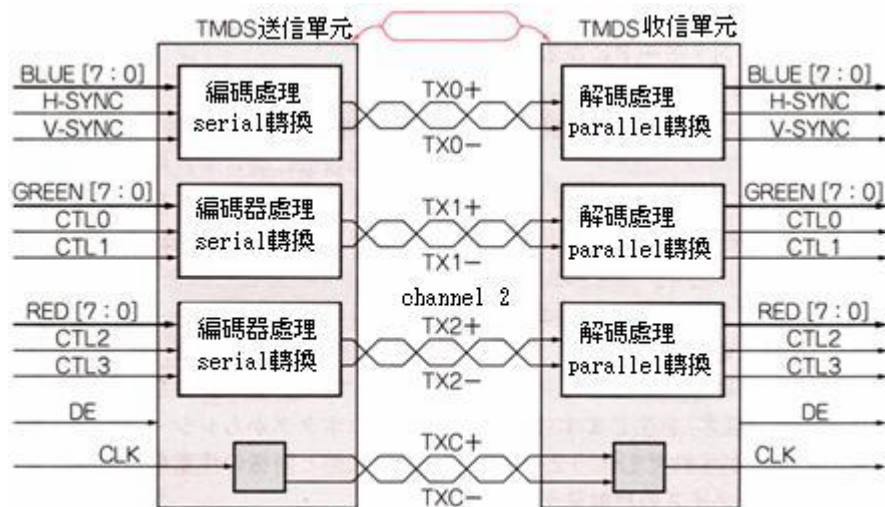
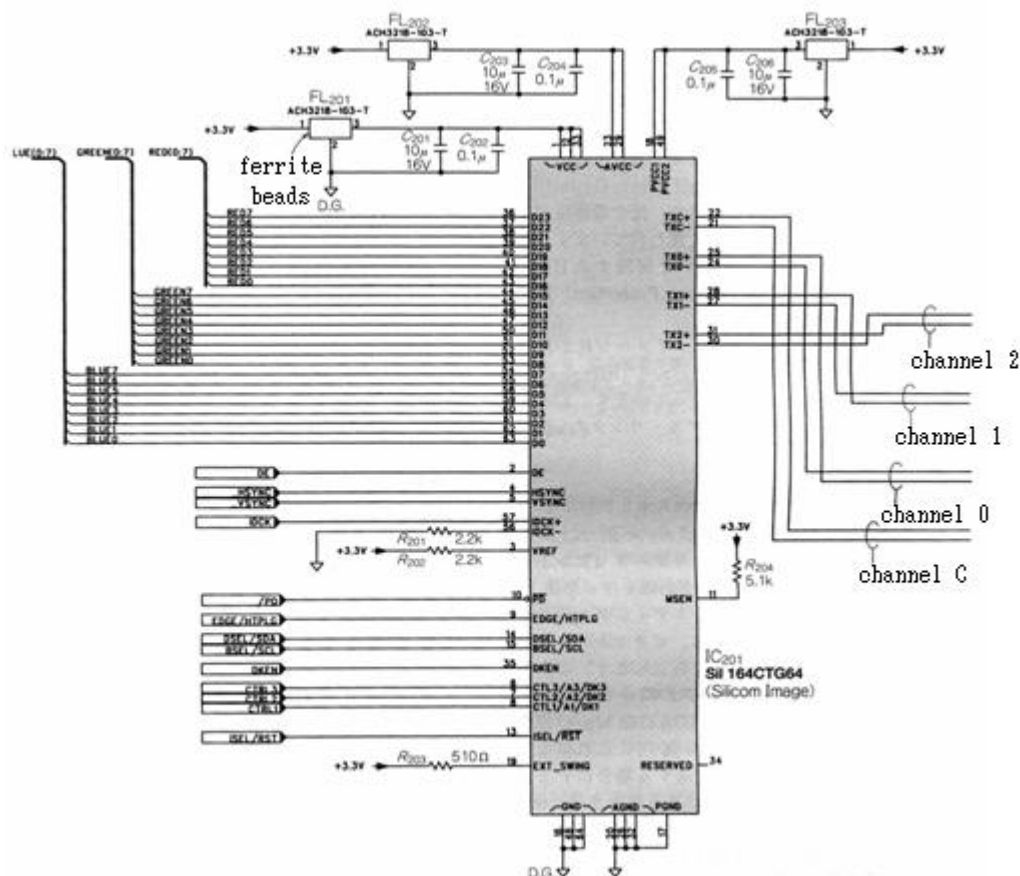


圖 67 TMDS ring 的 single ring 傳輸

single ring 传输极限大约是 162Mp/s(UXGA)(p/s: pixel/second), 超过该速度传送影像, 必需改用 dual ring 方式。dual ring 使用 6 频, 它会随着画素频率传, 输两画素数据 48 位(R、G、B 各 8 位 $\times$ 2 画素)、10 位控制数据。图 68 是 TMDS 传送器(transmitter) LSI Si164 构成的 DVI 送信电路。



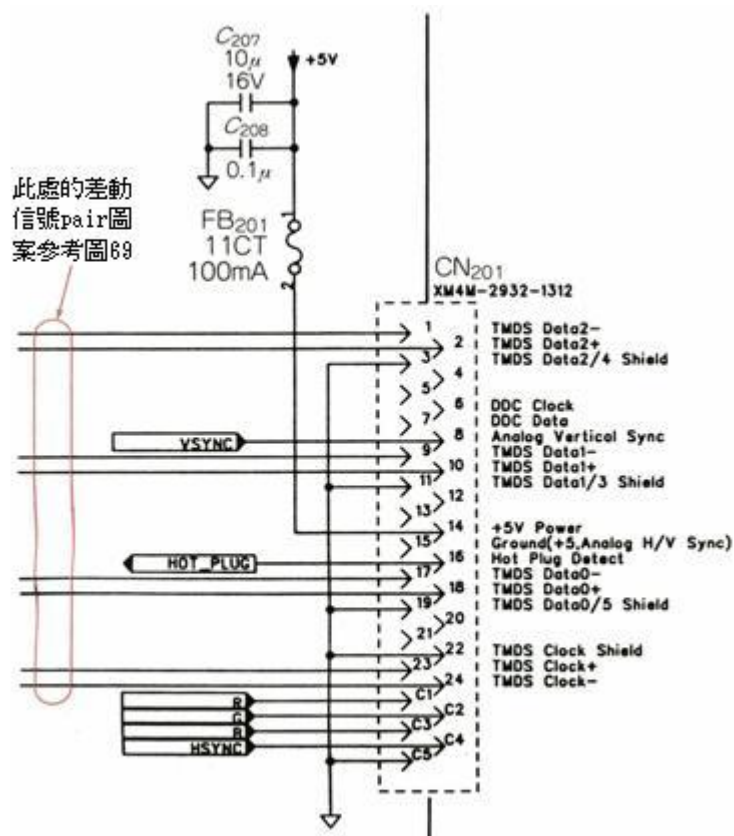


圖 68 TMDS傳送LSI構成的DVI送信電路

图 69 是上述传送器的电路板基板图案。设计 DVI 送信电路板基板图案时，必需注意传送器的输出布线图案，由于传送器的各输出频道属于差动信号对(pair)，虽然差动信号对不易受噪讯影响，而且噪讯的释放非常少，不过布线图案设计不当时就无法发挥上述特征，因此差动信号对尽量邻近设置，即使噪讯重迭变成 common mode 也会被接收器抵销，而且抵销时还会朝抵销磁界的方向，因此可以抑制噪讯的放射(图 70)。

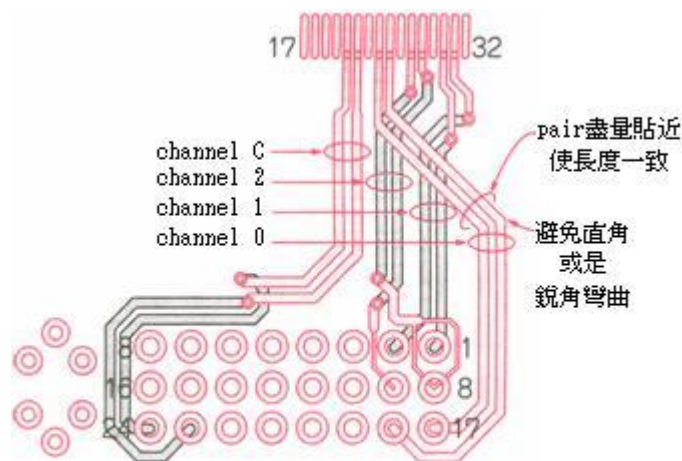
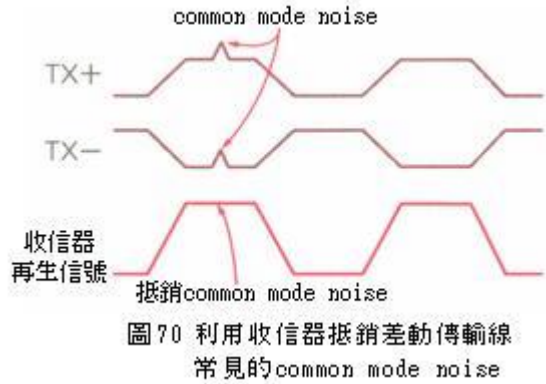
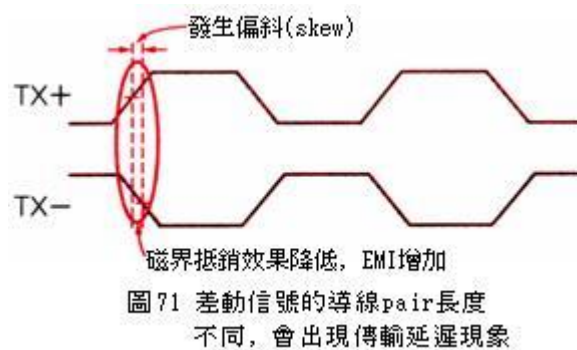


圖 69 傳送器輸出的導線基板圖案



差动信号对之间必需维持一定的距离，同时还需整合 pair 的 Layout 位置与导线的弯曲位置，因为 pair 之间维持均衡对差动传输非常重要。差动信号的导线长度必相同，如果长度不同时会产生传输延迟(skew)现象，一旦位相偏移就无法抵销磁界噪声放射量则大幅增加(图 71)。



包含差动信号在内几乎所有高速信号的布线图案，都非常忌讳直角或是锐角弯曲设计，为降低阻抗变化布线图案通常都采用 或是曲线弯曲设计。DVI 稳定传输要素除了送信电路之外，缆线(cable)与受信电路也需列入检讨，例如使用 twist pair twinax 等平衡缆线等等。此外受信电路从输入连接器(connector)到接收器 LSI 之间的布线图案设计注意事项，与上述送信电路布线图案完全相同

同轴缆线作 1.485Gbps 传输的电路板图案

所谓 SDI(Serial Digital Interface)是指将影像信号转换成 serial 数字信号传输的接口而言。4:2:2 的组件(component)传输率为 270Mbps，HDTV 则高达 1.485Gbps。由 SDI 构成的电路可以利用电视播放台内的同轴缆线，传输高分辨率的影像数据，除此之外它还可能在辅助性(ancillary)影像数据间隙领域，重迭传输 audio 数据、字幕数据，以及播放台之间的数据。

有关 HDTV 的 serial 数字接口，在 SMPTE 292 规范中有详细说明，虽然分成同轴缆线接口与光纤接口两种，不过此处以 Gennum 公司的 IC 为例，介绍使用同轴缆线的接口器。

图 72 是 HDTV serial digital serialize GS1522、VCO GO1515，与 HDTV 缆线驱动器 GS1508 构成的 SDI 送信单元的电路图；图 73 是 SDI 送信单元的电路板图案。GS1522 是 SMPTE 274M、SMPTE 260M 的 parallel 数字数据，转换成 SMPTE 292M serial 数字信号的 IC，该 IC 可以支持 1.485Gbps 与 1.485/1.001Gbps；GO1515 则是组合 serialize 与接收器(receiver)的电压控制振荡器 VCO，它可以接收 GS1522 的控制电压，产生 1.485GHz 或是 1.485/1.001GHz 的基准频率给 GS1522。

封装时 GS1522 设在基板背面，同时尽量缩短导线长度，GS1508 可以和 Gennum 公司的 IC

连接使用，不过也可以当作一般驱动器使用，它是具备两条 75Ω 的同轴缆线的缆线驱动器。SDI 的输出属于 1.485Gbps 高速传输线路，本电路基板为了降低寄生容量，所以取消输出组件与布线图案下方的接地设计。

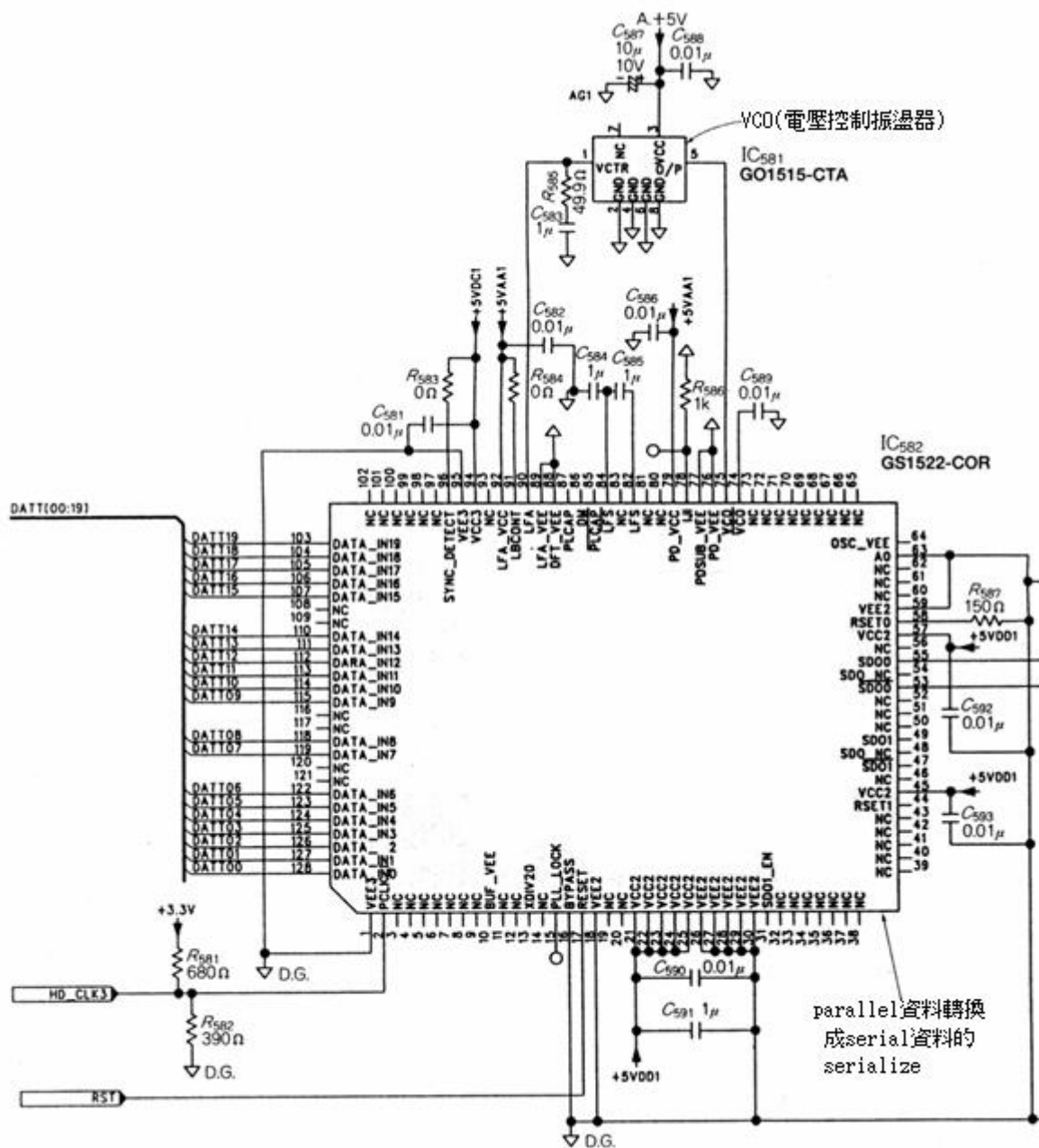
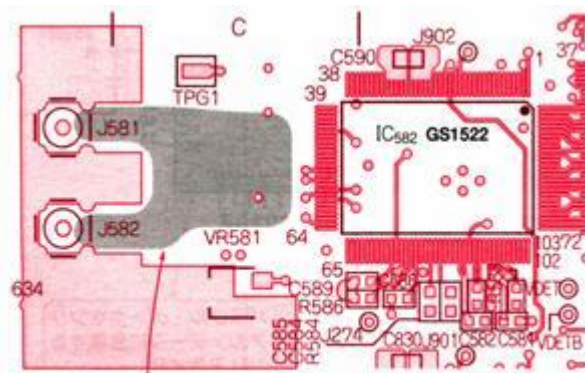
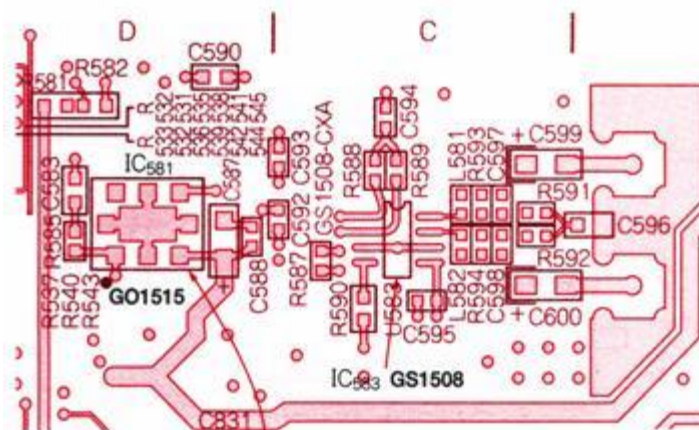


圖 72 SDI 送信單元的電路圖



去除輸出元件與佈線圖案下方的接地
(a)表面



封裝於GS1522內側，盡量縮減
與GS1522連接的導線長度
(b)背面

圖 73 SDI 送信單元的電路基板圖案

如果布线图案长度超过 1cm 时，必需使用 micro strip line 作特性阻抗整合，1.485Gbps 高速传输时，无法沿用传统的组件与基板处理方式，组件的寄生容量与寄生电感(inductance)必需视为组件范畴处理，在此同时布线图案必需当作分散封装的电阻、电容、电感来处理，类似这样将布线图案当作组件处理的电路称为「分布定数电路」。分布定数电路中经常使用 micro strip line。

图 74 是 micro strip line 的结构，micro strip line 的特性组抗与电路整治，可以作低损失(loss)的数据传输。特性阻抗(impedance)是由布线图案的宽度 W 、电路基板图案厚度 W 、电路基板厚度 H ，以及电路基板材料的比诱率 ϵ_r 决定。特性阻抗 可用下列计算式求得：

$$Z_0 = \frac{87.0}{(\epsilon_0 + 1.41)^{0.5}} \ln \left(\frac{5.98H}{0.8W + T} \right)$$

设计 SDI 输出电路必需注意 return loss，虽然 SMPTE 292M 规范与 ARIB BTA-S-004B 规范的内部有些差异，不过两者都有限度值的规定。return loss 主要是表示阻抗值不整合时的反射波大小，反射值越大表示反射波越小特性越好。

实际上电路基板或是电子设备组装后，利用网络分析仪(analyzer)测试 return loss，如果测试

结果不如预期一般只能改变图 72 电路图中的 C_{597} 、 C_{598} 、 L_{581} 、 L_{582} 的值或是重新制作电路板，因此笔者建议设计电路板时，最好作计算机仿真分析检讨。

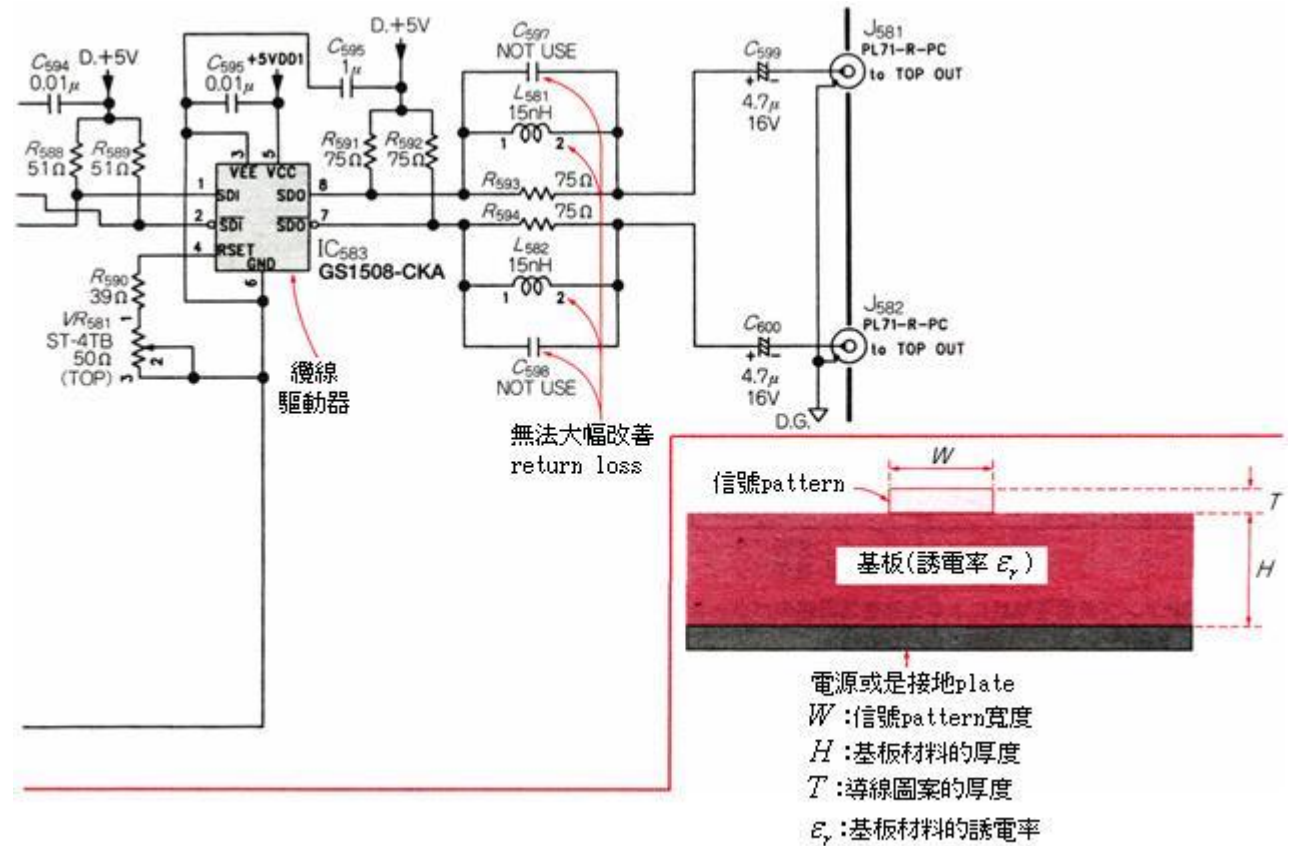


圖 74 micro strip line 的構造